

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 61-091966

(43)Date of publication of application : 10.05.1986

(51)Int.Cl.

H01L 29/80
// H01L 29/46

(21)Application number : 59-212730

(71)Applicant : AGENCY OF IND SCIENCE &
TECHNOL

(22)Date of filing : 12.10.1984

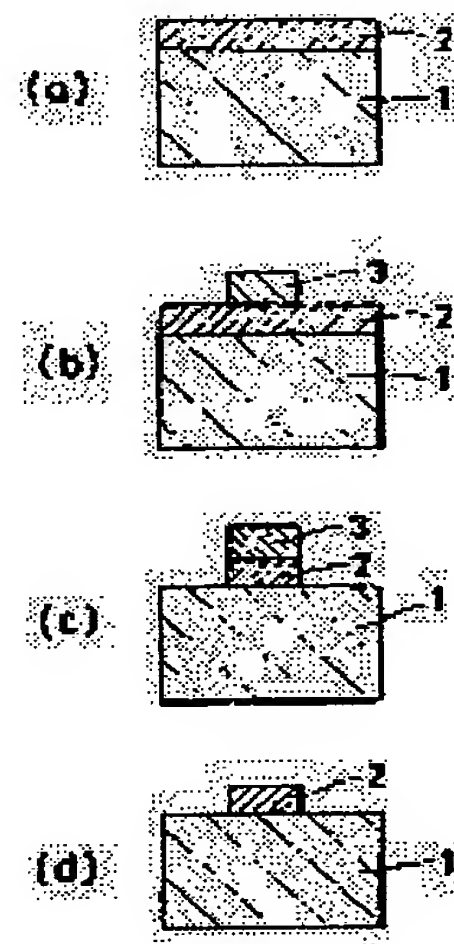
(72)Inventor : KOBAYASHI KEISUKE
WATANABE NOZOMI
NAKAJIMA HISAO

(54) FIELD EFFECT TRANSISTOR UTILIZING SPECIFIED ELECTRODE MATERIAL FOR SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To make film forming process easier by improving heat resisting property sufficient to endure annealing process by a method wherein a hexaboronide of rare earth element is utilized as an electrode material for semiconductor device utilizing compound semiconductor as a substrate.

CONSTITUTION: An LaB₆ film 2 0.3μm thick is evaporated on an N type GaAs substrate 1 at room temperature utilizing an electron gun. Firstly the evaporated film 2 is coated with photoresist and then a pattern is exposed to be removed leaving a necessary part 3. Secondly the evaporated film 2 is etched by hot H₂O₂ solution utilizing the photoresist 3 as a mask. Finally the photoresist 3 may be removed to form a Schottky diode.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 昭61-91966

⑬ Int. Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和61年(1986)5月10日

H 01 L 29/80
// H 01 L 29/46

7925-5F
7638-5F

審査請求 有 発明の数 2 (全4頁)

⑮ 発明の名称 半導体装置用電極材料及びそれを用いた電界効果トランジスタ

⑯ 特 願 昭59-212730

⑰ 出 願 昭59(1984)10月12日

⑱ 発 明 者 小 林 啓 介 川崎市中原区上小田中1333 光応用システム技術研究組合
光技術共同研究所内

⑲ 発 明 者 渡 辺 望 川崎市中原区上小田中1333 光応用システム技術研究組合
光技術共同研究所内

⑳ 発 明 者 中 島 尚 男 川崎市中原区上小田中1333 光応用システム技術研究組合
光技術共同研究所内

㉑ 出 願 人 工 業 技 術 院 長

明 細 書

1. 発明の名称

半導体装置用電極材料及びそれを用いた電界効果トランジスタ

2. 特許請求の範囲

(1) 希土類元素の六硼化物を化合物半導体を基板として用いた半導体装置の電極材料として用いたことを特徴とする半導体装置用電極材料。

(2) 化合物半導体基板に希土類元素の六硼化物を蒸着したゲート電極と、該ゲート電極をマスクとして不純物イオンを注入して形成したドレイン領域とソース領域を備えていることを特徴とする電界効果トランジスタ。

3. 発明の詳細な説明

(産業上の利用分野)

この発明は化合物半導体を基板として用いた半導体装置の電極材料及びそれを用いた電界効果トランジスタに関するものである。

(従来の技術)

ガリウム砒素(GaAs)を基板として用いたショットキ障壁ゲート型電界効果トランジスタ(MES-FET)による大規模集積回路はシリコンによる集積回路をはるかに超えて、高速且つ低消費電力で動作するものとして開発が盛んに行なわれている。この集積回路を製造する工程において、ソース及びドレイン領域はGaAs基板へのシリコンイオンの打ち込みによつて形成し、このシリコンイオンの打ち込み領域を電気的に活性化するため、800~850℃の温度によるアニール処理が必須である。そこでゲートなどに使用される電極材料がGaAs基板との界面における耐熱性が充分大きく、アニール処理に耐え得るものであれば製造工程の順序組立ての自由度が大きくなる。即ち、アニール処理に充分耐え得るような耐熱性の優れに電極材料が存在すると、先ずゲート電極を基板に形成し、次にこのゲート電極をマスクとしてドレイン、ソース両領域にイオンの打ち込みを行い、続いて800~850℃

のアニール処理による活性化を行うことによつて、いわゆる自己整合により集積回路を形成することになり、面倒なマスク合せの必要がなく、非常に有利である。

(発明が解決しようとする問題点)

しかるにこれまで上述のような充分に耐熱性を持つ電極材料は殆ど見つかつておらず、最近 WSi 系合金が提案され、一応満足すべき結果が得られたのが唯一の例である。しかし、この合金は選択性が強く単一合金ターゲットからは組成が一定の膜を制御良く形成することができず、最適組成の電極膜を得るためには複数のターゲットを用いたコスバツタリング技術を用いねばならず、電極膜形成に高度の技術を要する。

この発明の目的はアニール処理に充分耐えられるような耐熱性に優れ、膜形成が容易にできる電極材料を提供することであり、このような電極材料の出現によつて、電極はマスクとしても使用され、MES - FET の製造が大幅に簡略化され、且つ、その性能が向上することになる。

この発明に用いる希土類元素の六硼化物 (REB_6) としては比抵抗を考慮すると、 $4f$ 希土類元素の六硼化物が好ましく、特にランタンの六硼化物 (LaB_6) は融点が $2715^\circ C$ と高く、電気抵抗が単結晶で $8.9 \mu\Omega \cdot cm$ 、蒸着膜で $20 \sim 100 \mu\Omega \cdot cm$ と低く、且つ熱膨張係数が 5.6×10^{-6} と $GaAs$ の熱膨張係数と殆ど等しいなどの優れた特性を有し、 $GaAs$ を基板として用いた半導体装置の電極材料として好適であるが、他にセリウム (Ce)、プラセオジウム (Pr)、ネオジウム (Nd)、ガドリニウム (Gd)、テルビウム (Tb)、イットルビウム (Yb) の六硼化物及びそれらの混晶も高耐熱性電極材料として用いることができる。

半導体装置の基板として用いる化合物半導体としては、 $GaAs$ の他に GaP 、 $InAs$ 、 InP などの III - V 族化合物半導体が代表的なものとして挙げられる。

化合物半導体基板に対する電極としての希土類元素の六硼化物の蒸着は電子銃によつて行ひのが簡便であり、具体的には単結晶若しくは粉末

(問題点を解決するための手段)

以下、この発明を図面により説明すると、第 2 図は希土類元素の六硼化物 (REB_6) の模式構造図を示し、六硼化物は希土類原子 (RE) を硼素 (B) の作る正八面体によつて取り囲んだ構造となつてゐる。そして $B - B$ の強い共有結合のために、生成熱の大きく、安定な化合物であり、その融点は $2500^\circ C$ 前後と極めて高い、その上、ユーロピウム (Eu) 及びサマリウム (Sm) の六硼化物を除いて $4f$ 希土類元素の六硼化物は $2 \times 10^{-5} \sim 10^{-4} \Omega \cdot cm$ の低い比抵抗を有している。

そこで、上述の希土類元素の六硼化物について半導体装置の電極材料として用い得るものであるか鋭意検討、実験を行つた結果、 REB_6 と化合物半導体、特に $GaAs$ と付着した界面は $850^\circ C$ の高温に対して安定であることを見出し、この発明を完成した。即ち、この発明は希土類元素の六硼化物を化合物半導体を基板として用いた半導体装置の電極材料として用いたことを特徴とする。

を焼結したペレットをターゲットに用いる。蒸着は通常の電子ビーム装置によつて行うことができ、例えば LaB_6 の場合、基板温度が $300^\circ C$ 以下では非晶質の膜が形成し、 $300^\circ C$ 以上では多結晶の化学当量組成の膜が得られる。

(作用)

このように化学物半導体基板上に形成した希土類元素の六硼化物蒸着膜は電気抵抗が $20 \sim 100 \mu\Omega \cdot cm$ で、 $850^\circ C$ の温度に対して充分に安定であり、耐熱性電極材料として好適であつた。

(実施例)

次にこの発明を $GaAs$ 半導体基板にランタンの六硼化物 (LaB_6) を電極材料として用いて電極を形成する方法を第 1 図により説明すると、 n 型 $GaAs$ 基板 1 (不純物濃度 $= 3 \times 10^{15} cm^{-3}$) に LaB_6 膜 2 を室温で電子銃により $0.3 \mu m$ の厚さで蒸着し (第 1 図 (a))、続いて蒸着膜 2 上にフォトレジストを塗布後パターンを露光して必要部分 3 を残して除去し (第 1 図 (b))、次にこのフォトレジスト 3 をマスクとして熱 H_2O_2 液により

蒸着膜 2 のエッチングを行い (第 1 図 (c))、最後にフォトレジストを除去して第 1 図 (d) に示すようなショットキダイオードを形成した。

このダイオードに SiO_2 キャップ層をかぶせてフォーミングガス中で 500°C で 30 分、 600°C に昇温して 30 分と、 100°C 宛昇温して 900°C までアニール処理してダイオード特性の n 値を調べたところ、 n 値は殆ど変化せず $n \approx 1.2$ でほぼ理想的なショットキー接合が保たれていた。

また GaAs 基板に LaB_6 を電子銃を用いて 300°C の基板温度で $0.2 \mu\text{m}$ 厚蒸着した後 850°C で 30 分間 As 圧下でアニール処理して、試料をラザフォード後方散乱法により解析した結果、基板と LaB_6 蒸着膜の界面における反応の進行は認められなかった。

更に、 Ce 、 Pr 、 Nd 、 Gd 、 Tb 、 Yb の六硼化物についても GaAs 基板上に電子ビーム蒸着を行い、 850°C で 30 分の熱処理を行つた後に、ラザフォード後方散乱法によつて界面反応の有無を調べたところ、 $\text{LaB}_6 - \text{GaAs}$ 界面の場合と同様に反応

の進行は認められなかった。

このように化合物半導体と希土類元素の六硼化物の界面が 850°C の高温まで安定で反応が認められなかったのは希土類元素の六硼化物では第 2 図に示したように R_6 が強く共有結合した B に取り囲まれた構造と更に $\text{B} - \text{Ga}$ 、 $\text{B} - \text{As}$ が R_6B_6 よりも安定な化合物を作らないことによつて合理的に説明できる。

この発明の最も効果的な応用法の一つとして、MES - FET の製造に適用した実施例を第 3 図に基いて説明する。

Cr をドーブした半絶縁性 GaAs 基板 11 に通常の選択イオン注入法により n 型の活性層 12 を形成する。この活性層 12 の上に電子ビーム法により LaB_6 層 13 を $0.3 \mu\text{m}$ の厚さで蒸着し、更にその上に Ta 膜 14 を $0.3 \mu\text{m}$ の厚さで蒸着する (第 3 図 (a))。その後、リソグラフィと化学エッチングによつて幅 $2 \mu\text{m}$ のゲート電極 15 を第 3 図 (b) のように形成する。次にゲート電極 15 をマスクにして Si イオン 16 の注入によつて電極 15 の両側に n^+ 領域 17、

18 を形成し、ドレイン領域とソース領域とする。

この Si イオン注入領域の活性化は 800°C で 10 分間の熱処理により行う。この時 GaAs の熱解離を避けるため SiO_2 膜により表面を覆う。この熱処理の後にドレイン領域 17 には As 膜 19 は付着し、ソース領域 18 には As_2Ga 膜 20 を付着して電極とする (第 3 図 (c))。ゲート電極の下部 21 はチャネルとなる。上述のようにして $20 \text{mm} \times 20 \text{mm}$ のウェハーに作成した自己整合型 MES - FET の閾値電圧の平均値 \bar{V}_{th} は 0.15 eV で、その平均偏差は 0.04 eV と極めて小さい。

(発明の効果)

以上この発明による電極材料は活性化のアニール処理に充分耐え得、且つ化学当量からずれない薄膜が容易に形成することができるため、先ずこの電極材料を化合物半導体基板に蒸着、成形し、これをマスクとしてイオンの打ち込みを行い得るので、面倒なマスク合せをする必要がなく、所定の位置に確実に活性領域を形成することができる、再現性良く半導体装置を製造す

ることができる。

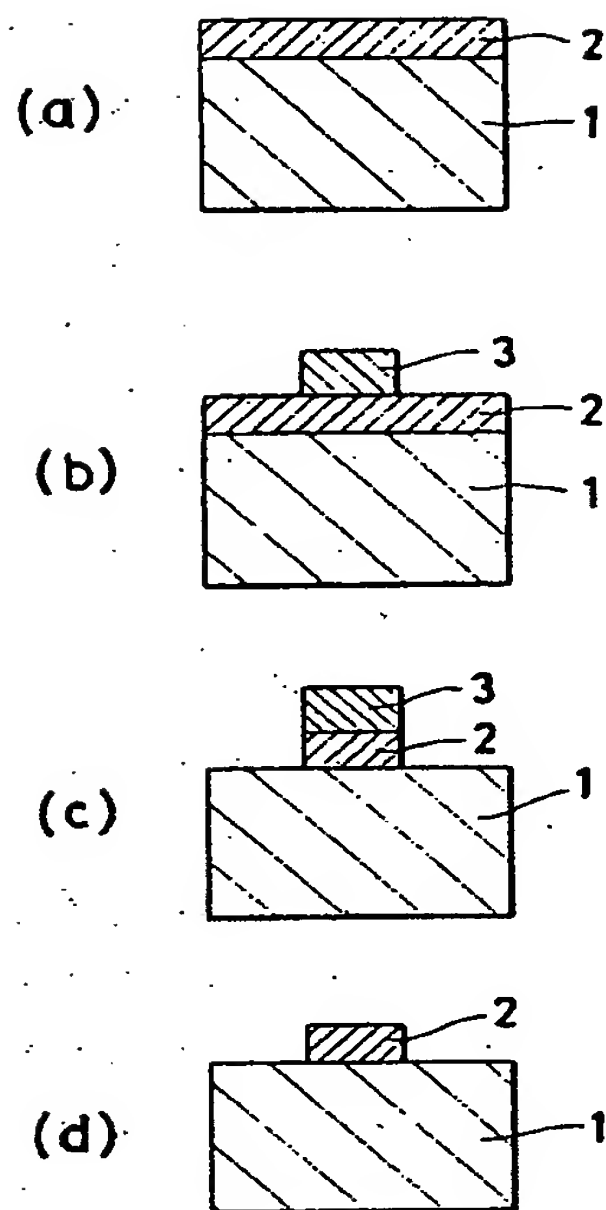
※ 図面の簡単な説明

第 1 図はこの発明によるショットキダイオードの製造工程を示す説明図、第 2 図は希土類元素の六硼化物の模式構造図、第 3 図はこの発明によるショットキ障壁ゲート型電界効果トランジスタの製造工程を示す説明図である。

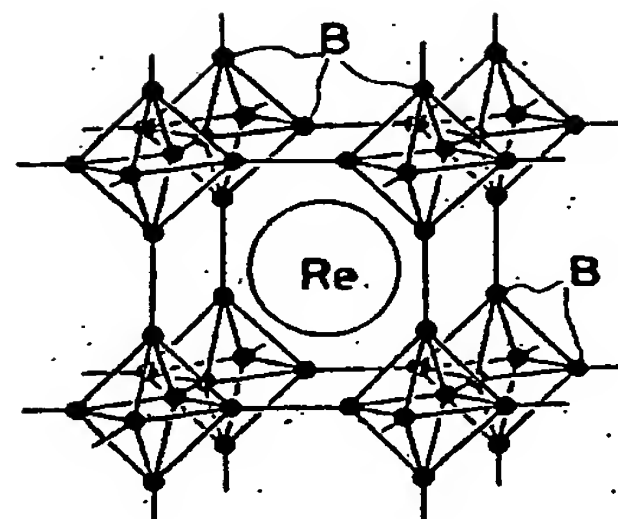
1、11…基板、2…蒸着膜、3…フォトレジスト、12…活性層、13… LaB_6 層、14… Ta 膜、15…ゲート電極、16… Si イオン、17…ドレイン領域、18…ソース領域。

特許出願人 工業技術院長

第1圖



第2圖



第3圖

